



PROGRAMMA EFFETTIVAMENTE SVOLTO

Anno Scolastico 2023 / 2024

Classe/Sede: 3E2/ITI

Docente: Fausto Corradin

Codocente (ITP): Alessandro Besco

Materia insegnata: Tecnologie e progettazione di sistemi elettrici ed elettronici

Testi adottati: Nuovo corso di tecnologie e progettazione di sistemi elettrici ed elettronici 1, Per l'articolazione Elettronica degli Istituti Tecnici settore Tecnologico, Fausto Maria Ferri, Editore Hoepli, ISBN 9788836007981

CONTENUTI DISCIPLINARI

MODULI E UNITÀ DI APPRENDIMENTO ¹		
TITOLO	CONTENUTI DIDATTICI ²	TEMPI
Insiemi e funzioni	Insiemi a) definizioni e nomenclatura b) uguaglianza ed inclusione c) operazioni sugli insiemi ✓ unione ✓ intersezione ✓ differenza d) proprietà delle operazioni sugli insiemi ✓ proprietà commutativa ✓ proprietà di idempotenza ✓ proprietà associativa ✓ proprietà distributiva e) proprietà particolari delle operazioni sugli insiemi f) insiemi particolari ✓ insieme delle parti ✓ prodotto cartesiano ✓ intervalli	Settembre/ ottobre (21 ore)

¹ Parte significativa, omogenea ed unitaria, del percorso formativo. Può essere di raccordo, di metodo, disciplinare o pluridisciplinare. Può essere eventualmente organizzato come U.d.A. (unità di apprendimento significativo, volte a sviluppare competenze disciplinari e trasversali attraverso l'utilizzo della didattica laboratoriale e di prove esperte).

² Contenuti del modulo articolati in unità didattiche (lezioni, capitoli, ecc.)

	<p>g) insiemi finiti, infiniti e numerabili</p> <p>Funzioni</p> <p>a) definizione di funzione b) funzione iniettiva, suriettiva e biunivoca c) funzione composta d) funzione inversa e) grafico di una funzione f) osservazioni sui grafici delle funzioni reali di variabile reale</p>	
Segnali e sistemi	<p>Segnali</p> <p>a) segnali fisici b) segnali matematici c) segnali determinati d) segnali periodici</p> <p>Sistemi</p> <p>a) definizione di sistema b) classificazione dei sistemi</p>	<p>Novembre/ dicembre (8 ore)</p>
Elettronica digitale combinatoria	<p>Algebra di Boole</p> <p>a) introduzione b) tabella di verità c) operazioni fondamentali dell'algebra di Boole ✓ somma logica (OR) ✓ prodotto logico (AND) ✓ negazione (NOT)</p> <p>d) esercitazioni: analisi di funzioni booleane e) altre operazioni dell'algebra di Boole ✓ somma logica negata (NOR) ✓ prodotto logico negato (NAND) ✓ OR esclusivo (XOR) ✓ NOR esclusivo (XNOR)</p> <p>f) buffer</p> <p>g) proprietà, assiomi e teoremi dell'algebra di Boole ✓ proprietà dell'algebra di Boole <ul style="list-style-type: none"> • proprietà commutativa • proprietà associativa • proprietà distributiva ✓ assiomi dell'algebra di Boole <ul style="list-style-type: none"> • assioma dell'annullamento • assioma del complemento • assioma dell'idempotenza • assioma della negazione • assioma della doppia negazione ✓ teoremi fondamentali dell'algebra di Boole <ul style="list-style-type: none"> • teoremi di De Morgan • teoremi dell'assorbimento • teorema del consenso </p> <p>h) esercitazioni: proprietà, assiomi e teoremi dell'algebra di Boole</p> <p>Sintesi di circuiti digitali combinatori</p> <p>a) introduzione b) termini canonici. Mintermine e maxtermine</p>	<p>Gennaio/ maggio (34 ore)</p>

	<p>c) forme canoniche</p> <ul style="list-style-type: none"> ✓ prima forma canonica ✓ seconda forma canonica <p>d) esercitazioni: sintesi di circuiti digitali combinatori</p> <p>e) canonizzazione di funzioni booleane</p> <p>Minimizzazione delle funzioni Booleane</p> <p>a) introduzione</p> <p>b) minimizzazione algebrica</p> <p>c) minimizzazione con la mappa di Karnaugh</p> <p>d) esercitazioni: minimizzazione di funzioni booleane con il metodo della mappa di Karnaugh</p> <p>e) funzioni non completamente definite</p> <p>Implementazione NAND e NOR</p> <p>a) introduzione</p> <p>b) implementazione NAND</p> <p>c) implementazione NOR</p> <p>d) implementazione NAND e NOR con sole porte a due ingressi</p> <p>e) esercitazioni: implementazione NAND e NOR con sole porte a due ingressi</p> <p>Aspetti generali dei circuiti combinatori</p> <p>a) circuiti logici a più livelli</p> <p>b) reti combinatori a più uscite</p> <p>c) circuiti combinatori reali</p> <p>d) alea statica</p> <p>e) simboli logici IEC/IEEE/ANSI</p>	
<p>Dispositivi elettronici passivi</p>	<p>Resistori</p> <p>a) caratteristiche generali</p> <p>b) caratteristiche elettriche</p> <p>c) esercitazioni: resistenza, resistività e coefficiente di temperatura</p> <p>d) tecnologie di fabbricazione</p> <ul style="list-style-type: none"> ✓ resistori ad impasto ✓ resistori a strato ✓ resistori a filo <p>e) rappresentazione grafica</p> <ul style="list-style-type: none"> ✓ simbolo grafico ✓ lettera di identificazione ✓ serie normalizzate ✓ sigla commerciale e tipo di contenitore <ul style="list-style-type: none"> • codice colori • codice BS1852 <p>f) collegamento in serie ed in parallelo dei resistori</p> <p>g) partitore di tensione</p> <p>h) potenziometri</p> <ul style="list-style-type: none"> ✓ caratteristiche elettriche e meccaniche ✓ potenziometri a base di carbone ✓ potenziometri a filo ✓ altri elementi resistivi <p>i) trimmer</p> <ul style="list-style-type: none"> ✓ simbolo grafico e lettera di identificazione ✓ sigla commerciale e tipo di contenitore <p>j) applicazioni di potenziometri e trimmer</p>	<p>Maggio/ giugno (6 ore)</p>

	<p>k) reti resistive</p> <ul style="list-style-type: none"> ✓ caratteristiche elettriche ✓ rappresentazione grafica <ul style="list-style-type: none"> • lettera di identificazione • sigla commerciale e tipo di contenitore ✓ applicazioni delle reti resistive 	
Rischio elettrico e sicurezza degli impianti (educazione civica)	<p>Rischio elettrico</p> <p>a) contatto diretto ed indiretto b) effetti della corrente elettrica sul corpo umano c) elettrocuzione d) curve di pericolosità della corrente elettrica</p> <p>Dispositivi di sicurezza</p> <p>a) sovraccarico e cortocircuito b) interruttore automatico di sovracorrente c) interruttore differenziale d) impianto di protezione e) fusibili</p>	Settembre/ ottobre (15 ore)
Impianti elettrici civili	<p>Componenti principali utilizzati negli impianti elettrici civili</p> <p>a) prese e spine <ul style="list-style-type: none"> ✓ prese a ricettività multipla ✓ adattatori b) interruttore c) deviatore d) tubi e canalizzazioni e) i cavi <ul style="list-style-type: none"> ✓ nomenclatura ✓ caratteristiche e portata f) esercitazioni: dimensionamento dei cavi g) caduta di tensione in linea h) scatole, cassette e dispositivi di raccordo i) il centralino j) invertitore</p> <p>Impianti elettrici civili</p> <p>a) impianto luce per un gruppo di lampade comandato da un punto con un interruttore b) impianto luce per un gruppo di lampade comandato da due punti con deviatori c) impianto luce per un gruppo di lampade comandato da tre punti con invertitori</p>	Dicembre/ maggio (16 ore)
CAD	<p>Schemi elettrici</p> <p>a) tipologie di schemi <ul style="list-style-type: none"> ✓ schema di funzione ✓ schema di installazione ✓ schema in rappresentazione topografica ✓ schema del circuito di potenza </p> <p>Cade Simu</p> <p>a) funzionalità ed utilizzo</p>	Novembre (6 ore)

<p>Laboratorio: esercitazioni</p>	<p>CAD</p> <p>a) impianto luce per un gruppo di lampade comandato da un punto con un interruttore e una presa 2P+PE 10A: schema funzionale, di montaggio e simulazione con cade simu</p> <p>Impianti elettrici civili</p> <p>a) impianto luce per un gruppo di lampade comandato da un punto con un interruttore</p> <p>b) impianto luce per un gruppo di lampade comandato da un punto con un interruttore e una presa 2P+PE 10/16A</p> <p>c) impianto luce per un gruppo di lampade comandato da due punti con deviatori</p> <p>d) impianto luce per un gruppo di lampade comandato da tre punti con invertitori</p> <p>Elettronica digitale combinatoria</p> <p>a) la porta logica XOR (DM7486)</p> <p>b) la porta logica NAND (DM7400)</p> <p>c) la porta logica NOR (DM7402)</p> <p>d) la porta logica XNOR (CD74HC7266)</p> <p>e) equivalenza tra funzioni booleane minimizzate e non nella forma s.p.</p> <p>f) progettazione e minimizzazione di reti combinatorie con il metodo della mappa di Karnaugh</p> <p>g) progettazione e minimizzazione di reti combinatorie con il metodo della mappa di Karnaugh. Implementazione NAND</p> <p>h) progettazione e minimizzazione di reti combinatorie con il metodo della mappa di Karnaugh. Implementazione NOR</p>	<p>Settembre/ giugno (42 ore)</p>
--	--	---

Valdagno, 8 giugno 2024

*Firma degli studenti
rappresentanti di classe*

Firma dei Docenti
